

# Clase 9 <sup>1</sup> - Electrostática de la estructura Metal-Óxido-Semiconductor (I)

## Contenido:

1. Introducción a la estructura MOS
2. Electrostática de la estructura MOS sin polarización
3. Electrostática de la estructura MOS con polarización

## Lectura recomendada:

- Müller, Kamins, “Device Electronics for Integrated Circuits”, Ch. 8, §§8.1–8.3.
- Pedro Julian, “Introducción a la Microelectronica”, Ch. 4, §§4.1–4.2.
- Howe, Sodini, “Microelectronics: An Integrated Approach”, Ch. 3, §§3.7–3.8.

---

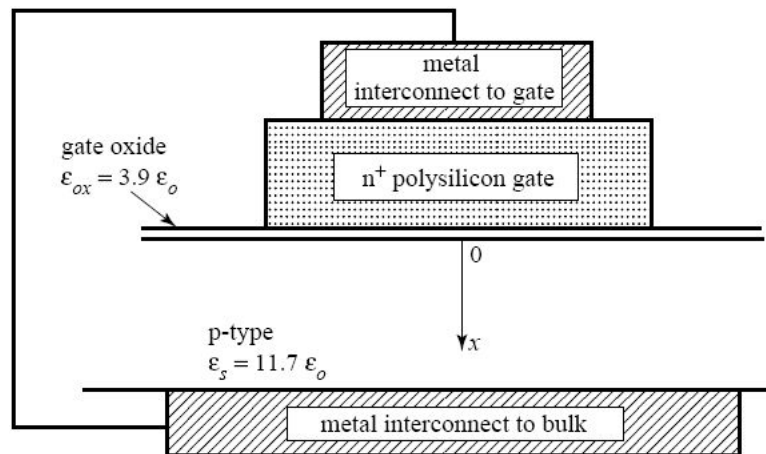
<sup>1</sup>Esta clase es una traducción, realizada por los docentes del curso “Dispositivos Semiconductores” de la FIUBA, de la correspondiente hecha por el prof. Jesús A. de Alamo para el curso “6.012 - Microelectronic Devices and Circuits” del MIT. Cualquier error debe adjudicarse a la traducción.

## Preguntas disparadoras

- ¿Por qué es tan importante estudiar la estructura MOS?
- ¿Cómo es la electrostática de la estructura MOS sin polarización aplicada?
- ¿Cómo se modifica la electrostática de la estructura MOS al aplicar una tensión entre sus terminales?

# 1. Introducción

Estructura Metal-Óxido-Semiconductor:

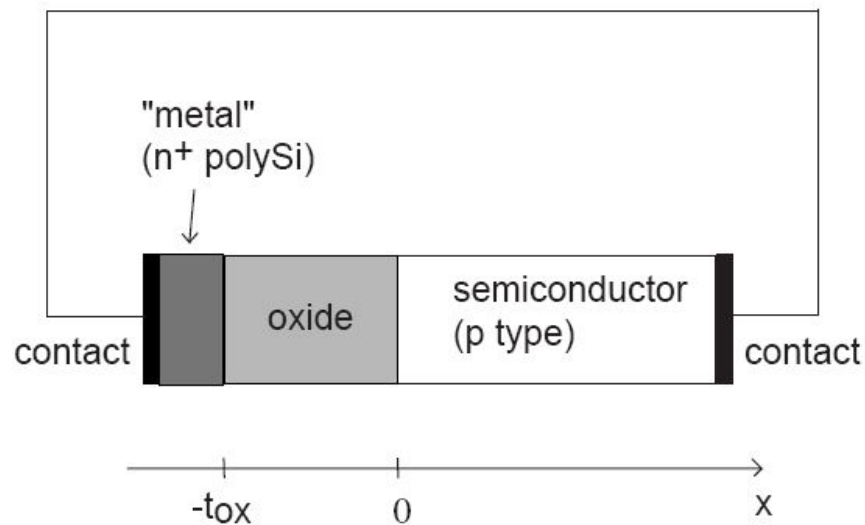


La estructura MOS esta en el corazón de la revolución de la electrónica

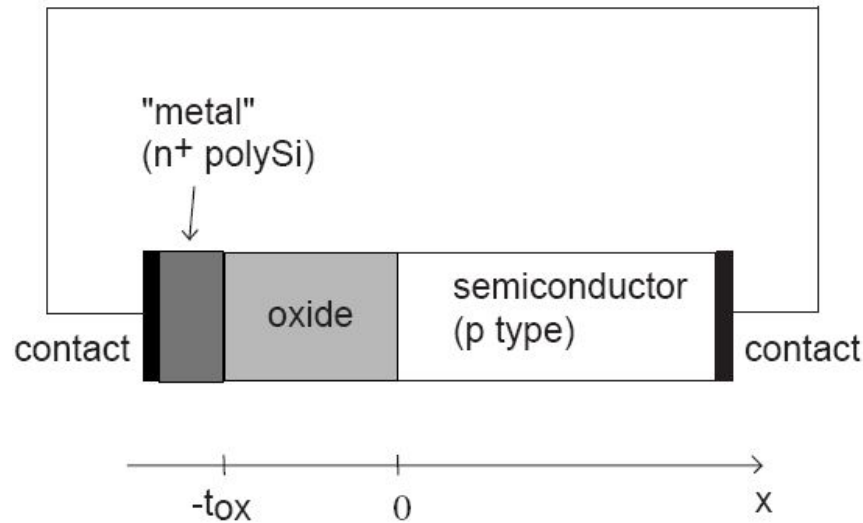
- *Aplicaciones analógicas y digitales:* El transistor MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) es el elemento fundamental de la tecnología CMOS (Complementary Metal-Oxide-Semiconductor)
- *Memorias:* DRAM (Dynamic Random Access Memory), E<sup>2</sup>PROM (Electrically Erasable Programmable Read-Only Memory) y Flash
- *Imágenes:* Cámaras CCD (Charge-Couple Device) y CMOS
- *Displays:* Pantallas LCD (Liquid-Crystal Displays)

## 2. Electrostatica de la estructura MOS sin polarización

Estructura 1D idealizada:

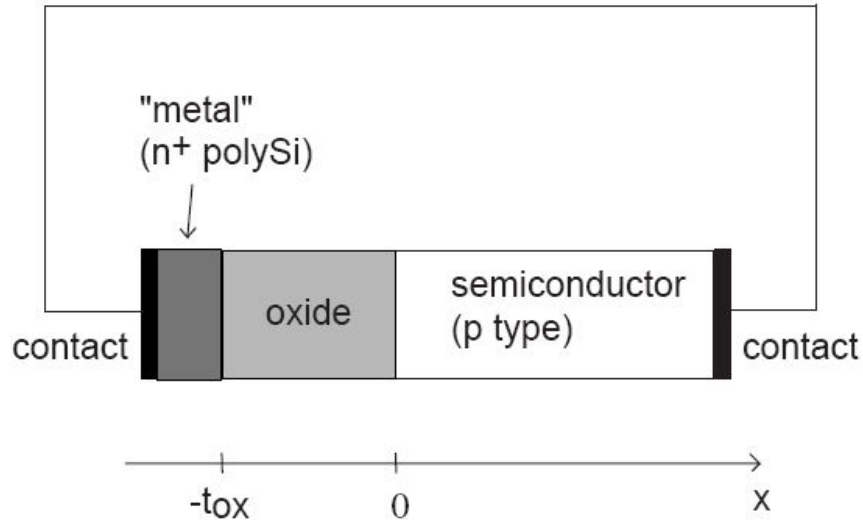


- Metal: no soporta carga en volumen  $\Rightarrow$  la carga sólo puede existir en su superficie
- Óxido: es aislante  $\Rightarrow$  no soporta carga en volumen (no hay portadores, ni dopantes)
- Semiconductor: soporta carga en volumen

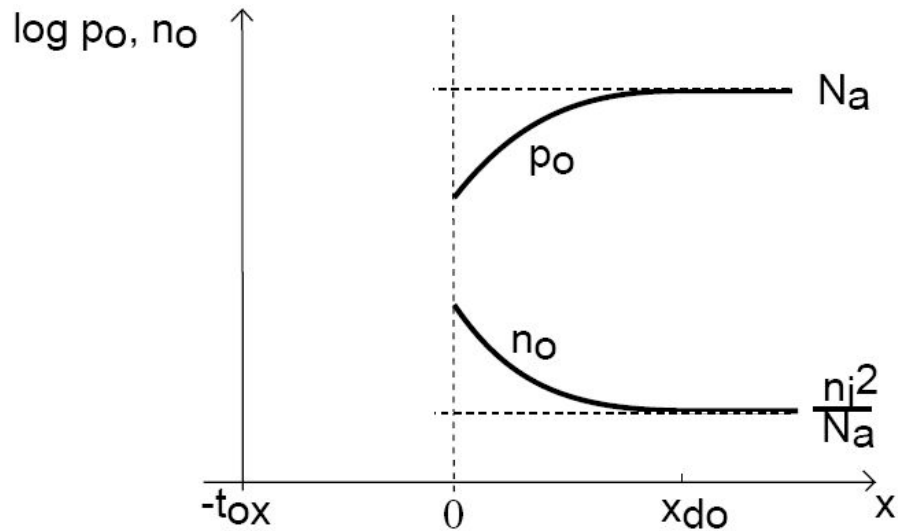


### Observaciones:

- La condición de equilibrio no puede establecerse a través del óxido; se requiere de un cable para permitir el movimiento de carga entre el metal y el semiconductor.
- La estructura MOS es un sandwich de 3 materiales con potenciales diferentes  $\Rightarrow$  campo eléctrico  $\Rightarrow$  acomodamiento de carga  $\Rightarrow$  aparece una región de carga espacial.
- La mayoría de los metales al ser colocados sobre p-Si, alcanzan el equilibrio térmico a partir de la difusión de electrones desde el metal hacia el semiconductor y huecos desde el semiconductor hacia el metal.  
(Veremos más adelante que existen excepciones)



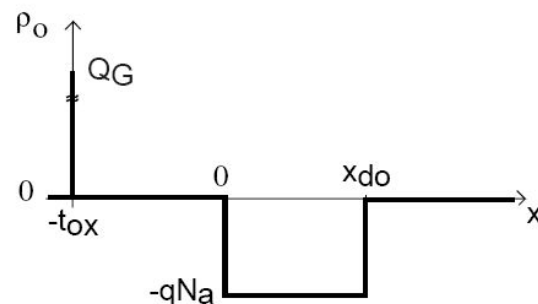
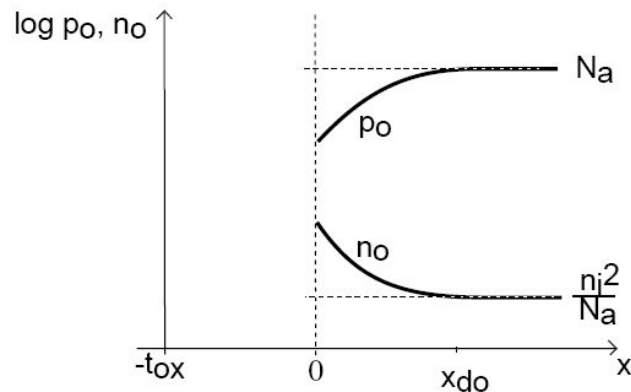
De éste reajustamiento de carga resulta:



Recordar:  $n_o p_o = n_i^2$ .

Pocos huecos cerca de la interfaz Si/SiO<sub>2</sub> ⇒ quedan expuestos aceptores ionizados y se genera una zona de carga espacial en volumen (SCR) o zona desierta de portadores.

## □ DENSIDAD DE CARGA ESPACIAL



- En el semiconductor: La región de carga espacial está próxima a la interfaz Si/SiO<sub>2</sub> ⇒ aplicamos *aproximación de vaciamiento*
- En el metal: capa de carga en la interfaz metal/SiO<sub>2</sub>
- Neutralidad global de carga eléctrica

$$\begin{array}{ll}
 x \leq -t_{ox} & \rho_o(x) = Q'_G \delta(x + t_{ox}) \\
 -t_{ox} < x < 0 & \rho_o(x) = 0 \\
 0 < x < x_{do} & \rho_o(x) = -qN_a \\
 x_{do} < x & \rho_o(x) = 0
 \end{array}$$

## □ CAMPO ELÉCTRICO

Integramos la Ecuación de Gauss:

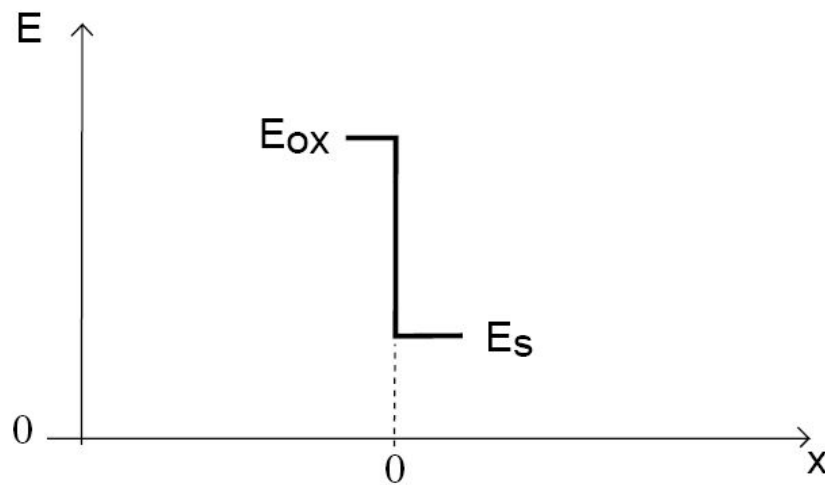
$$E_o(x_2) - E_o(x_1) = \frac{1}{\epsilon} \int_{x_1}^{x_2} \rho_o(x) dx$$

En la interfaz óxido-semiconductor:

Cambio de permitividad  $\Rightarrow$  Cambio en el campo eléctrico

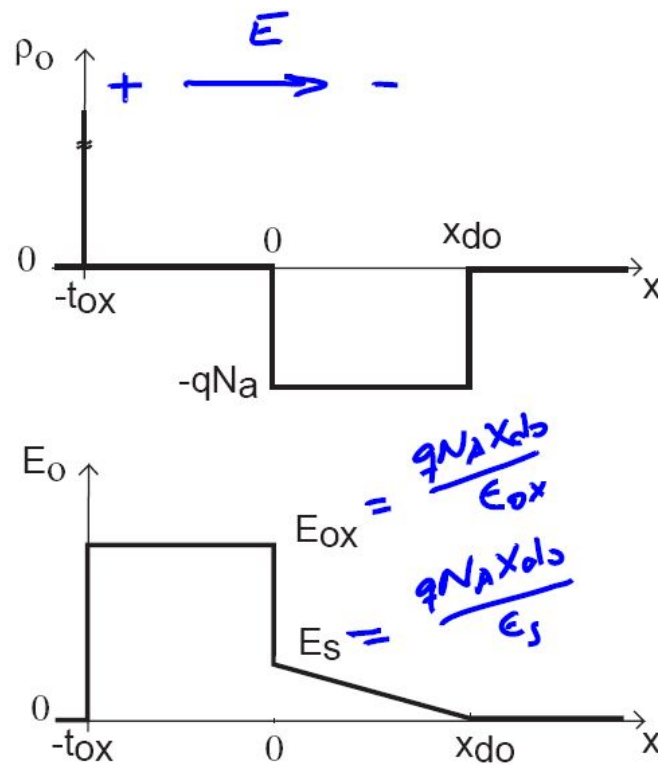
$$\epsilon_{ox} E_{ox} = \epsilon_s E_s$$

$$\frac{E_{ox}}{E_s} = \frac{\epsilon_s}{\epsilon_{ox}} \simeq 3$$





Integramos desde muy adentro en el semiconductor:



$$x_{do} < x$$

$$E_o(x) = 0$$

$$0 < x < x_{do}$$

$$E_o(x) = -\frac{qN_a}{\epsilon_s}(x - x_{do})$$

$$-t_{ox} < x < 0$$

$$E_o(x) = \frac{\epsilon_s}{\epsilon_{ox}} E_o(x = 0^+) = \frac{qN_a x_{do}}{\epsilon_{ox}}$$

$$x < -t_{ox}$$

$$E_o(x) = 0$$

## □ POTENCIAL ELECTROSTÁTICO

$$\phi = \frac{kT}{q} \ln \left( \frac{n_o}{n_i} \right) \quad \phi = -\frac{kT}{q} \ln \left( \frac{p_o}{n_i} \right)$$

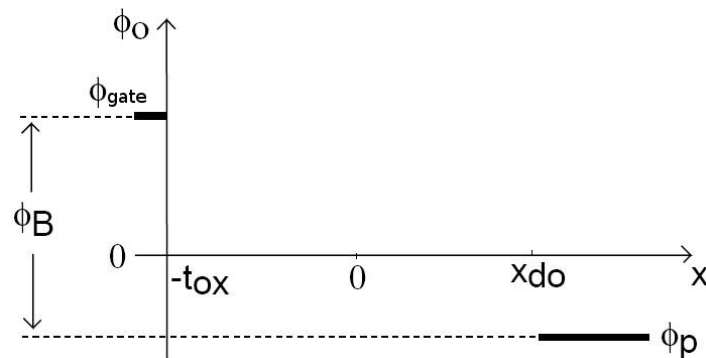
En las regiones QNR,  $n_o$  y  $p_o$  son conocidos  $\Rightarrow$  podemos determinar  $\phi$ .

En el gate (polysilicio dopado tipo n):

$$n_o = N_d \Rightarrow \phi_{gate} = 550 \text{ mV}$$

En semiconductor (sustrato), region QNR tipo p:

$$p_o = N_a \Rightarrow \phi_{sust} = -\frac{kT}{q} \ln \left( \frac{N_a}{n_i} \right)$$

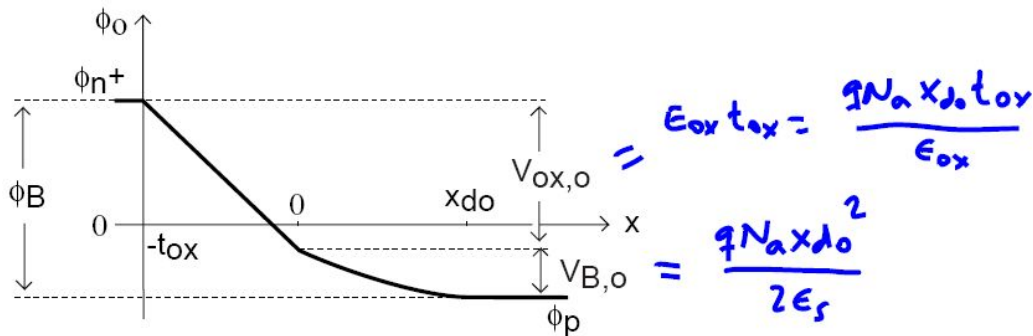
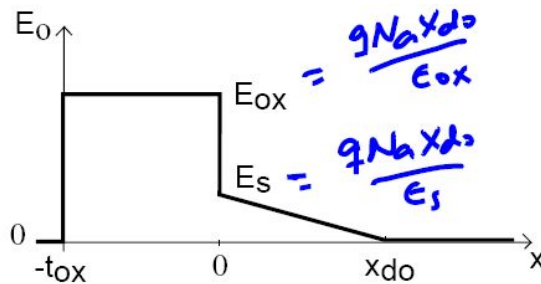


Potencial de juntura:

$$\phi_B = \phi_{gate} - \phi_{sust} = 550 \text{ mV} + \frac{kT}{q} \ln \left( \frac{N_a}{n_i} \right)$$

Para obtener  $\phi_o(x)$  integramos  $E_o(x)$ ; comenzamos desde muy adentro en el semiconductor:

$$\phi_o(x_2) - \phi_o(x_1) = - \int_{x_1}^{x_2} E_o(x) dx$$



$$x_{do} < x \quad \phi_o(x) = \phi_p$$

$$0 < x < x_{do} \quad \phi_o(x) = \phi_p + \frac{qN_a}{2\epsilon_s} (x - x_{do})^2$$

$$-t_{ox} < x < 0 \quad \phi_o(x) = \phi_p + \frac{qN_a x_{do}^2}{2\epsilon_s} + \frac{qN_a x_{do}}{\epsilon_{ox}} (-x)$$

$$x < -t_{ox} \quad \phi_o(x) = \phi_{n+}$$

□ Aún no conocemos  $x_{do} \Rightarrow$  necesitamos una ecuación más:

La diferencia de potencial a lo largo de la estructura debe ser  $\phi_B$ :

$$\phi_B = V_{B,o} + V_{ox,o} = \frac{q N_a x_{do}^2}{2 \epsilon_s} + \frac{q N_a x_{do} t_{ox}}{\epsilon_{ox}}$$

Resolvemos la ecuación cuadrática:

$$x_{do} = \frac{\epsilon_s}{\epsilon_{ox}} t_{ox} \left[ \sqrt{1 + \frac{2 \epsilon_{ox}^2 \phi_B}{\epsilon_s q N_a t_{ox}^2}} - 1 \right]$$

Si consideramos las siguientes definiciones:

Capacidad por unidad de área de óxido [unidades:  $F \text{ cm}^{-2}$ ]:

$$C'_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$

y  $\gamma$  (*body factor coefficient*) [unidades:  $V^{1/2}$ ]:

$$\gamma = \frac{1}{C'_{ox}} \sqrt{2 \epsilon_s q N_a}$$

Nos queda:

$$x_{do} = \frac{\epsilon_s}{C'_{ox}} \left[ \sqrt{1 + \frac{4\phi_B}{\gamma^2}} - 1 \right]$$

□ Ejemplo numérico:

$$N_d = 1 \times 10^{20} \text{ cm}^{-3}, \quad N_a = 1 \times 10^{17} \text{ cm}^{-3}, \quad t_{ox} = 8 \text{ nm}$$

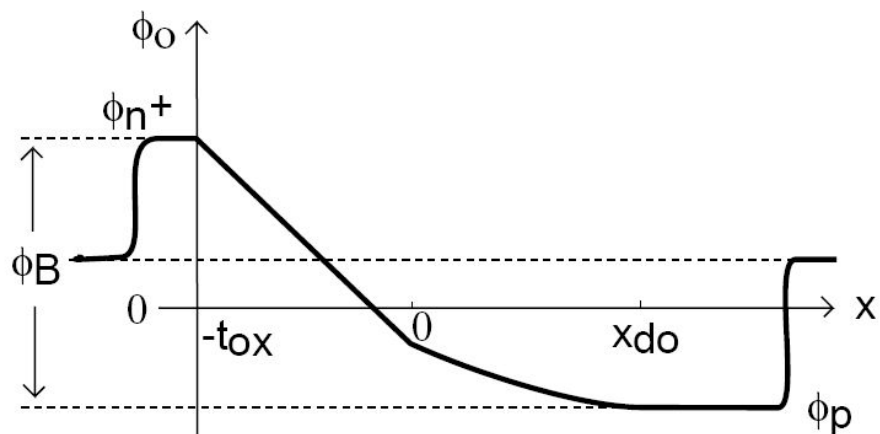
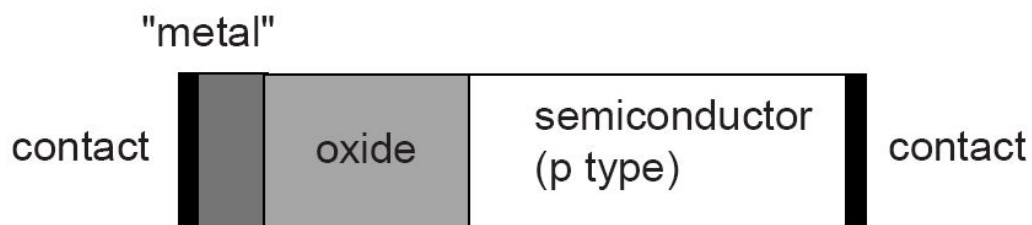
$$\phi_B = 550 \text{ mV} + 420 \text{ mV} = 970 \text{ mV}$$

$$C'_{ox} = 4.3 \times 10^{-7} \text{ F cm}^{-2}$$

$$\gamma = 0.43 \text{ V}^{1/2}$$

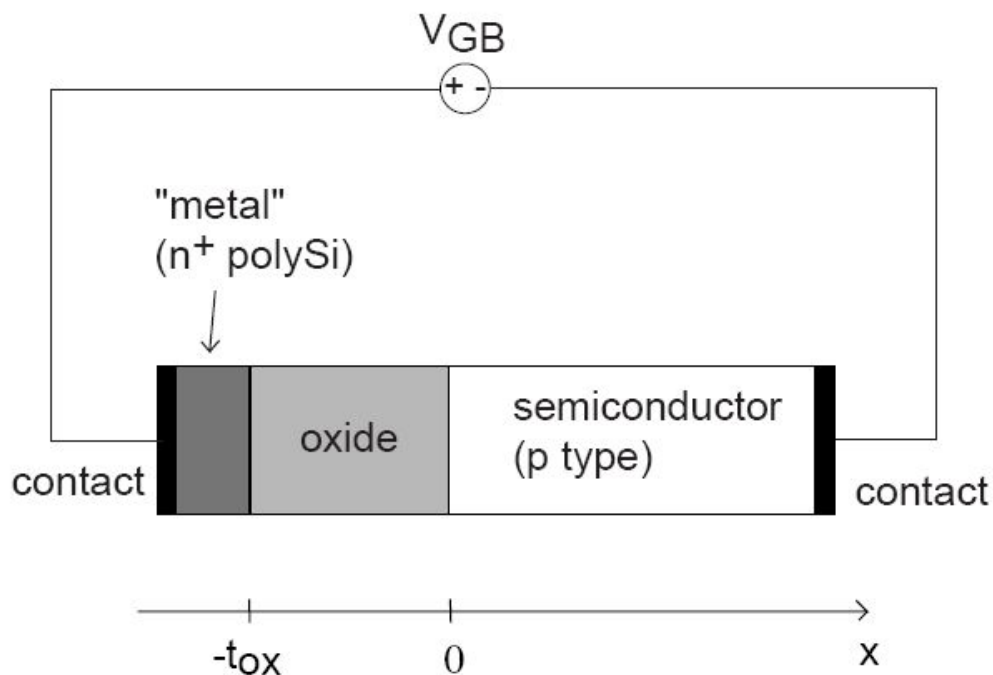
$$x_{do} = 91 \text{ nm}$$

Al considerarse los *potenciales de contacto* de las metalizaciones se tiene que la diferencia de potencial entre contacto y contacto es cero.



### 3. Electrostática de la estructura MOS con polarización

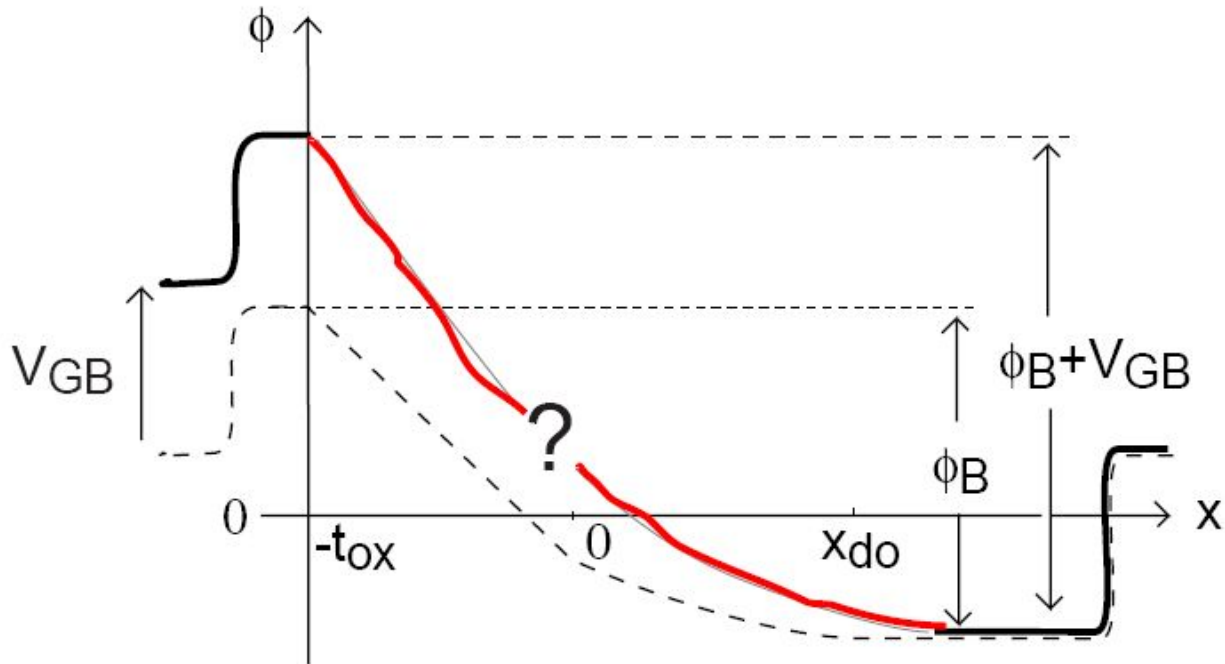
Aplicamos al gate una tensión ligeramente positiva respecto del sustrato semiconductor:



La electrostática del MOS se ve afectada  $\Rightarrow$  la diferencia de potencial a lo largo de la estructura ahora es  $\neq 0$ .

¿Cómo se distribuye la caída de potencial?

La diferencia de potencial se manifiesta a lo largo del óxido y de la región SCR (zona desierta):



El óxido es un aislante  $\Rightarrow$  no hay corriente en la estructura

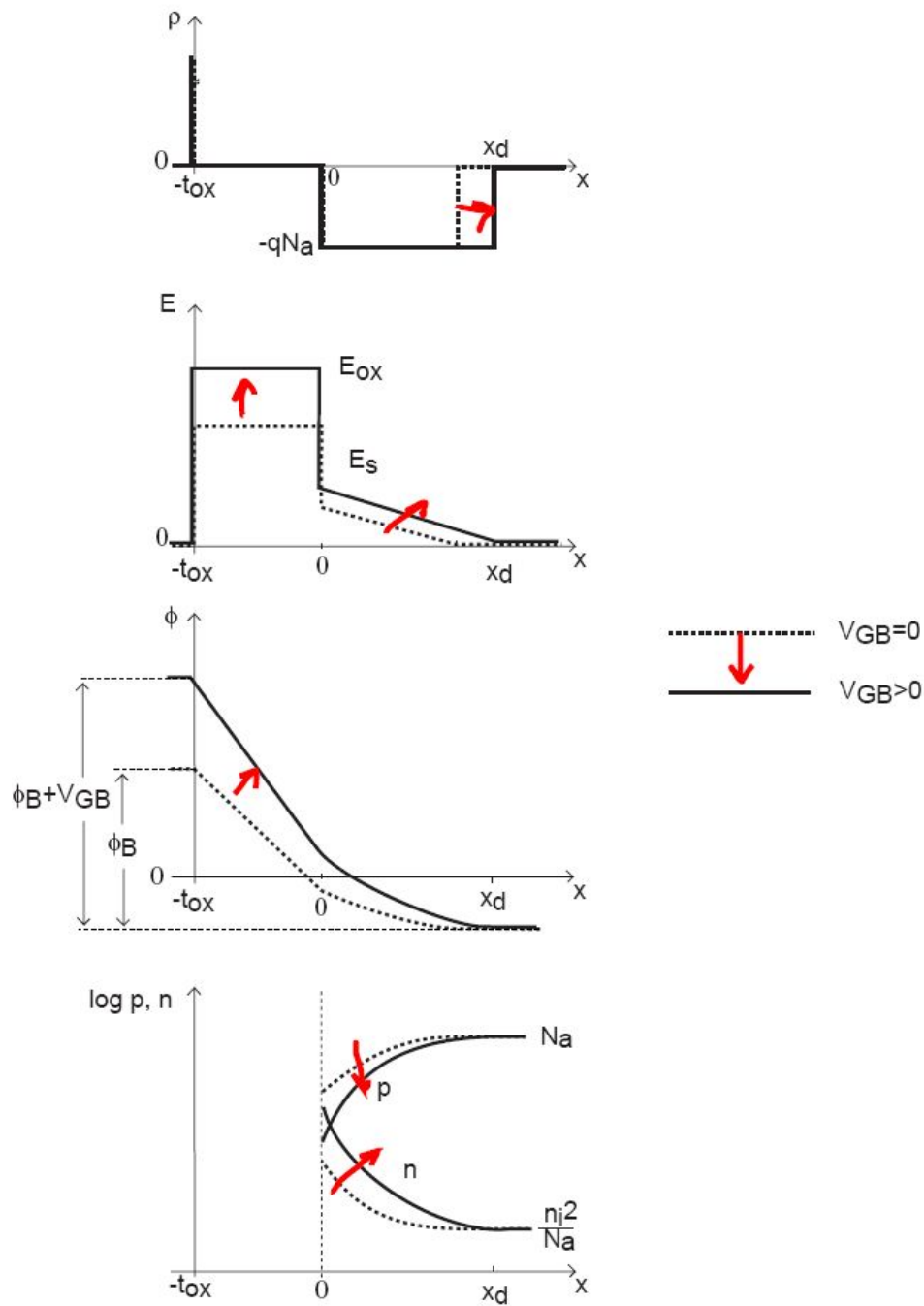
En la SCR, prevalece una situación de cuasi-equilibrio

$\Rightarrow$  nuevo balance entre las corrientes de arrastre y difusión

- la electrostática es cualitativamente idéntica que sin polarización (pero *la cantidad de carga distribuida es diferente*)
- $n_0 p_0 = n_i^2$



Si  $V_{GB}$  es ligeramente  $> 0$ : la diferencia de potencial de la estructura aumenta  $\Rightarrow$  mayor dipolo de carga  $\Rightarrow$  la SCR debe expandirse:



Cuantitativamente, la física no se modifica cuando  $V_{GB}$  es ligeramente  $> 0$ .

Empleamos las mismas ecuaciones que sin polarización, pero:

$$\phi_B \rightarrow \phi_B + V_{GB}$$

Por ejemplo,

$$x_d(V_{GB}) = \frac{\epsilon_s}{C'_{ox}} \left[ \sqrt{1 + \frac{4(\phi_B + V_{GB})}{\gamma^2}} - 1 \right]$$

$$V_{GB} \uparrow \rightarrow x_d \uparrow$$

## Principales Conclusiones

- La distribución de cargas en una estructura MOS sin polarizar:
  - Región de carga espacial en el semiconductor
  - Potencial de juntura a lo largo de la estructura MOS.
- En la mayoría de los casos podemos hacer la aproximación de vaciamiento en el semiconductor.
- Al aplicar una tensión se modula la extensión de la región de vaciamiento, pero no circula corriente.